



IN THE U.S. PATENT AND TRADEMARK OFFICE

In re: Applicant) Art Group Unit: N/A
Takashi Sugino et al.) Examiner: N/A
Serial No.: 10/789,795)
Filing Date: February 25, 2004) Attorney Docket No.: FUK-162
Title: SEMICONDUCTOR DEVICE,) Confirmation No.: 9457
MANUFACTURING METHOD)
FOR SEMICONDUCTOR DEVICE,)
AND SYSTEM TO WHICH)
SEMICONDUCTOR IS APPLIED)

CLAIM FOR PRIORITY AND SUBMISSION OF PRIORITY DOCUMENT

MS: Patent Applications
Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant hereby claims the priority of Japanese Patent Application Serial No. 2003-052050,
filed February 27, 2003, under the provisions of 35 U.S.C. 119.

A certified copy of the priority document is enclosed herewith.

Respectfully submitted,

Randall J. Knuth
Registration No. 34,644

RJK/jrw

RANDALL J. KNUTH, P.C.
4921 DeSoto Drive
Fort Wayne, IN 46815
Telephone: 260-484-4526
Facsimile: 260-484-0185

Encs: Return Postcard

CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited
with the U.S. Postal Service as first class mail in an envelope
addressed to: Commissioner for Patents, PO Box 1450,
Alexandria, VA 22313-1450, on: February 10, 2005.

Randall J. Knuth, Registration No. 34,644

February 10, 2005
Date

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 2月27日

出願番号
Application Number: 特願2003-052050
[ST. 10/C]: [JP 2003-052050]

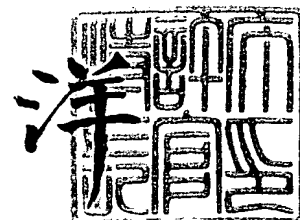
出願人
Applicant(s): 株式会社渡辺商行
杉野 隆

CERTIFIED COPY OF
PRIORITY DOCUMENT

2005年 1月21日

特許庁長官
Commissioner,
Japan Patent Office

小川



出証番号 出証特2005-3002020

【書類名】 特許願

【整理番号】 WAT073

【提出日】 平成15年 2月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 半導体装置、半導体装置の製造方法及び半導体装置応用システム

【請求項の数】 20

【発明者】

 【住所又は居所】 大阪府豊中市上新田 3 - 4 - 1 - 3 2 2

 【氏名】 杉野 隆

【発明者】

 【住所又は居所】 東京都中央区日本橋室町 4 丁目 2 番 1 6 号 株式会社渡邊商行内

 【氏名】 楠原 昌樹

【発明者】

 【住所又は居所】 東京都中央区日本橋室町 4 丁目 2 番 1 6 号 株式会社渡邊商行内

 【氏名】 梅田 優

【特許出願人】

 【識別番号】 591277382

 【氏名又は名称】 株式会社渡邊商行

 【代表者】 楠原 昌樹

【特許出願人】

 【識別番号】 596007142

 【氏名又は名称】 杉野 隆

【代理人】

【識別番号】 100088096

【弁理士】

【氏名又は名称】 福森 久夫

【電話番号】 03-3261-0690

【手数料の表示】

【予納台帳番号】 007467

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9719476

【包括委任状番号】 0212731

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置、半導体装置の製造方法及び半導体装置応用システム

【特許請求の範囲】

【請求項 1】 ホウ素、炭素、窒素を主成分とし、イオウが添加された被膜が表面保護膜として表面の少なくとも一部に被着されたことを特徴とする半導体装置。

【請求項 2】 前記被膜の炭素組成比（原子比）が 0.1 以上であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記被膜に酸素を含むことを特徴とする請求項 1、2 に記載の半導体装置。

【請求項 4】 前記被膜に異種膜を付加した多層構造を有することを特徴とする請求項 1 から 3 に記載の半導体装置。

【請求項 5】 前記異種膜が前記被膜の構成元素の含有量と異なった膜であることを特徴とする請求項 1 から 4 に記載の半導体装置。

【請求項 6】 前記異種膜がイオウを添加しない前記被膜と同一の主成分膜であることを特徴とする請求項 1 から 4 に記載の半導体装置。

【請求項 7】 前記異種膜が珪素を主成分とする膜であることを特徴とする請求項 1 から 4 に記載の半導体装置。

【請求項 8】 III-V 族化合物半導体を有することを特徴とする請求項 1 から 7 に記載の半導体装置。

【請求項 9】 前記半導体装置は電界効果トランジスタであることを特徴とする請求項 1 から 8 に記載の半導体装置。

【請求項 10】 前記半導体装置はバイポーラトランジスタであることを特徴とする請求項 1 から 9 に記載の半導体装置。

【請求項 11】 前記半導体装置はダイオードであることを特徴とする請求項 1 から 8 に記載の半導体装置。

【請求項 12】 被成膜基板を窒素を含むプラズマ雰囲気中に配置し、前記被成膜基板にホウ素原子、炭素原子、イオウ原子を供給し、イオウが添加された

窒化ホウ素炭素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 13】 窒化ホウ素のスパッタ部に対向して被成膜基板を配置し、前記被成膜基板に炭素原子、イオウ原子を供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 14】 窒化ホウ素と炭素のスパッタ部に対向して被成膜基板を配置し、前記被成膜基板にイオウ原子を供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 15】

窒化ホウ素のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜基板に炭素原子およびイオウ原子を含むプラズマを供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 16】 窒化ホウ素と炭素のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜基板にイオウ原子を含むプラズマを供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 17】 前記半導体装置は電界効果トランジスタであることを特徴とする請求項 12 から 16 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 18】 前記半導体装置はバイポーラトランジスタであることを特徴とする請求項 12 から 16 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 19】 前記半導体装置はダイオードであることを特徴とする請求項 12 から 16 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 20】 請求項 1 から 11 のいずれか 1 項に記載の半導体装置を有することを特徴とする通信システム装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体表面の保護や不活性化を行うことによる半導体装置の高性能化に関するものである。

【0002】

【従来の技術】

高周波電子デバイスとして電界効果トランジスタ（F E T）やヘテロバイポーラトランジスタ（H B T）の開発が行われ、実用化されている。F E Tのゲートドレイン間、ソースゲート間に露出した半導体表面やH B Tのベース領域の端部においては半導体表面でのダングリングボンドや酸化による表面準位の生成が起こり、トランジスタの性能劣化を誘起する。F E Tではゲートドレイン間でのリーク電流の増加が見られたり、H B Tでは表面再結合によるベース内での少数キャリアの低減が起こる。G a A sやI n Pを基盤材料としたI I I - V族化合物半導体で構成される電子デバイスについては特に酸化等による表面での状態密度の増加が著しく、それがデバイスの性能を劣化させるため半導体表面の不活性化プロセス技術および表面保護膜作製技術が開発され、電子デバイスの作製が進められている。これまで半導体表面保護や不活性膜として酸化珪素膜や窒化珪素膜が用いられているが、今後更に高周波動作を目指すためには浮遊容量の低減による素子固有の高周波特性の向上や集積回路においては配線における信号遅延の改善が不可欠である。このためにはこれまで用いられている保護膜や配線層間絶縁膜の低誘電率化が必要となる。酸化珪素膜や窒化珪素膜の誘電率は各々 $k = 4$ および7程度と知られているが今後更に低誘電率材料の導入が望まれる状況にある。また、今後高周波パワーデバイスとして注目されているG a Nを基盤材料としたデバイスにも応用できる表面保護膜が望まれる。

【0 0 0 3】**【発明が解決しようとする課題】**

I I I - V族化合物半導体の表面保護技術や表面不活性化技術を確立し、高周波電子デバイスの性能向上が望まれている。本発明は上記の状況に鑑みてなされたもので、表面保護および表面不活性化を実現できた、高周波特性の向上が可能となる表面保護膜をホウ素（B）、炭素（C）、窒素（N）を主成分とする膜（B C N膜）にイオウ（S）を添加して作製する成膜方法およびその技術を用いて作製した高性能半導体装置並びに半導体装置を含む通信システムの電子装置を提供することを目的とする。

【0 0 0 4】

【課題を解決するための手段】

前記課題を解決するための本発明の半導体装置はホウ素、炭素、窒素を主成分とし、イオウが添加された被膜が表面保護膜として表面の少なくとも一部に被着されたことを特徴とする。イオウの添加により膜と半導体界面での固定電荷が低減し、イオウ原子により半導体表面の欠陥準位の密度を低下させることができる。n型Si基板上にイオウを添加したBCN膜と無添加BCN膜を堆積させ金属／絶縁体／半導体構造を作製し、容量－電圧特性を測定した結果を図1に示す。イオウ添加BCN膜においては無添加BCN膜に比べ、フラットバンドシフトが明らかに低下していることが見出され、イオウ添加によりBCN膜の特性および界面特性が向上していることが分かる。

【0005】

また、上記目的を達成するための本発明の半導体装置は前記被膜の炭素組成比（原子比）が0.1以上であることを特徴とする。これにより誘電率の低減を実現し、また、耐水性が向上し、膜にクラックの発生や膜の剥がれが防止される。

【0006】

また、上記目的を達成するための本発明の半導体装置は前記被膜に酸素を含むことを特徴とする。請求項1、2に記載の半導体装置。

【0007】

また、上記目的を達成するための本発明の半導体装置は前記被膜に異種膜を付加した多層構造を有することを特徴とする。多層構造を取ることで保護膜としての安定性を向上させることができる。また、上記目的を達成するための本発明の半導体装置は前記異種膜が前記被膜の構成元素の含有量と異なった膜であることを特徴とする。また、上記目的を達成するための本発明の半導体装置は前記異種膜がイオウを添加しない前記被膜と同一の主成分膜であることを特徴とする。

【0008】

また、上記目的を達成するための本発明の半導体装置は前記異種膜が珪素を主成分とする膜であることを特徴とする。

【0009】

また、上記目的を達成するための本発明の半導体装置はⅢⅢⅢ-V族化合物半導体を有することを特徴とする。

【0010】

また、上記目的を達成するための本発明の半導体装置は電界効果トランジスタ、バイポーラトランジスタ、ダイオードであることを特徴とする。

【0011】

また、上記目的を達成するための本発明の半導体装置の製造方法は被成膜基板を窒素を含むプラズマ雰囲気中に配置し、前記被成膜基板にホウ素原子、炭素原子、イオウ原子を供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする。

【0012】

イオウの添加方法は、例えば、固体のイオウを昇温し(400K)窒素ガスでリアクターへ搬送すればよい。また、硫化水素(H₂S)で導入する方が制御性が向上するため好ましい。

イオウ原子の膜中への取り込み量は10の20乗/cm³程度です。10の18乗以上添加することにより効果が出てくるのではないかと考えています。

【0013】

また、上記目的を達成するための本発明の半導体装置の製造方法は窒化ホウ素のスパッタ部に対向して被成膜基板を配置し、前記被成膜基板に炭素原子、イオウ原子を供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする。

【0014】

また、上記目的を達成するための本発明の半導体装置の製造方法は窒化ホウ素と炭素のスパッタ部に対向して被成膜基板を配置し、前記被成膜基板にイオウ原子を供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする。

【0015】

また、上記目的を達成するための本発明の半導体装置の製造方法は窒化ホウ素

のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜基板に炭素原子およびイオウ原子を含むプラズマを供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする。

【0016】

また、上記目的を達成するための本発明の半導体装置の製造方法は窒化ホウ素と炭素のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜基板にイオウ原子を含むプラズマを供給し、イオウが添加された窒化ホウ素炭素膜を形成することを特徴とする。

【0017】

また、上記目的を達成するための本発明の通信システム装置は本発明により作製される半導体装置を有することを特徴とする。

【0018】

【発明の実施の形態】

以下に本発明の実施例を図面を用いて詳しく説明する。

【0019】

(実施例1)

図2は本発明の第1実施例の半導体装置として電界効果トランジスタ(FET)を示す概略側である。有機金属気相成長法(MOCVD)により半絶縁性GaAs基板21上にn-型GaAs活性層22を成長したウェハを用いる。その上に、オーミック接合を形成し、ソース電極23とドレイン電極24を形成する。素子分離の後、ソース23-ドレイン24間のGaAs活性層22上に本発明の表面保護膜26を堆積させる。プラズマCVD装置を用い、試料温度を300℃にして表面を水素プラズマで処理した後、窒素とメタンのプラズマと三塩化ホウ素を用いて第一窒化ホウ素炭素膜26-1を100nm堆積させる。この際、プラズマ中へイオウ原子を供給する。引き続き、メタン濃度を増加させて第二窒化ホウ素炭素膜26-2を200nm堆積させる。この時にはイオウ原子の供給を停止する。フォトリソグラフィーによりソース23-ドレイン24間にゲート電極25形成のための窓を開け、ショットキー接合を形成し、ゲート電極25を設ける。

【0020】

このようにしてFETを作製することにより、ソースゲートおよびゲートドレイン間の表面保護して酸化珪素膜や窒化珪素膜のみを用いたものに比べて浮遊容量が2分の1以下に低減した。また、ドレイン電流の増加を実現できた。

【0021】

本実施例においてはGaAsFETを用いたが、ヘテロFET、HEMTなどをはじめそれらと類似のFETに対しても使用することもできる。また、本実施例で用いたGaAsFETに制限されることなく、他のIII-V族化合物半導体で構成されるFETに対しても同様に用いられる。また、表面保護膜の構造についても本発明のイオウ添加窒化ホウ素炭素膜の上に形成する膜として窒化珪素膜や、酸化珪素膜を用いることができる。

【0022】

(実施例2)

図3は本発明の第2実施例の半導体装置としてヘテロバイポーラトランジスタ(HBT)を示す概略側面図である。有機金属気相成長法(MOCVD)によりn型GaAs基板31上にn型GaAsコレクタ層32を2 μ m、p型GaAsベース層33を2nm、n型AlGaAsNエミッタ層34を1 μ m、n型GaAsコンタクト層35を50nm成長させる。素子分離の後、エミッタ部を残してコンタクト層35およびエミッタ層34を除去し、ベース層33を露出させ、本発明の表面保護膜39を堆積させる。プラズマCVD装置内で試料温度を300℃にして表面を水素プラズマで処理した後、窒素とメタンのプラズマと三塩化ホウ素を用いて第一窒化ホウ素炭素膜39-1を100nm堆積させる。この際、プラズマ中にイオウ元素を供給して堆積を行った。引き続きその上にメタン濃度を増加させて第二窒化ホウ素炭素膜39-1を300nm堆積させる。この時にはイオウ原子の供給を停止した。フォトリソグラフィーによりエミッタ電極36部の表面保護膜39をエッチングし、エミッタ電極36を形成する。同様にフォトリソグラフィーによりベース電極37部の表面保護膜39をエッチングし、ベース電極37を形成する。最後に基抜31表面にコレクタ電極38を形成して完成する。

【0023】

このようにしてHBTを作製することにより、ベース層33の表面保護として酸化珪素膜や窒化珪素膜のみを用いたものに比べエミッタ接地電流増幅率が50%以上増加した。

【0024】

本実施例においては表面保護膜として第一、第二窒化ホウ素炭素膜を用いたが、本発明の第一窒化ホウ素炭素膜であるイオウ添加窒化ホウ素炭素膜の上に形成する膜として窒化珪素膜や、酸化珪素膜を用いることができる。また、本実施例で用いたGaAs/AlGaAs層構造を有するHBTに制限されることなく、他のIII-V族化合物半導体で構成されるHBTに対しても同様に用いられる。

【0025】**【発明の効果】**

本発明は半導体表面に低誘電率を有するイオウ添加窒化ホウ素炭素膜を作製することにより表面欠陥密度の低減を図る方法を提供するものであり、FETやHETをはじめとする半導体素子の作製に応用でき、高周波電子素子の高性能化に効果的である。

【0026】

また、本発明の技術を用いて作製された半導体素子は高性能情報処理装置や通信システム装置等のキーデバイスとして提供できる。

【図面の簡単な説明】**【図1】**

容量－電圧特性

【図2】

本発明の実施例1による半導体装置を示す断面図

【図3】

本発明の実施例2による半導体装置を示す断面図

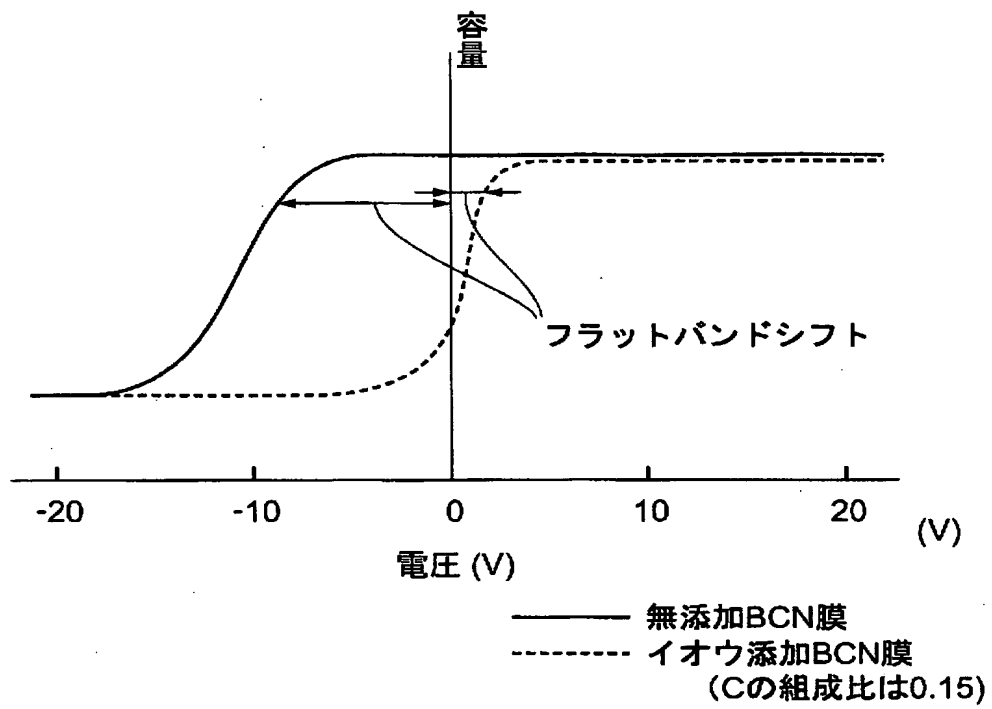
【符号の説明】

21・・・半絶縁性GaAs基板

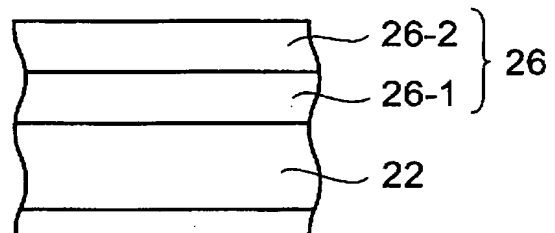
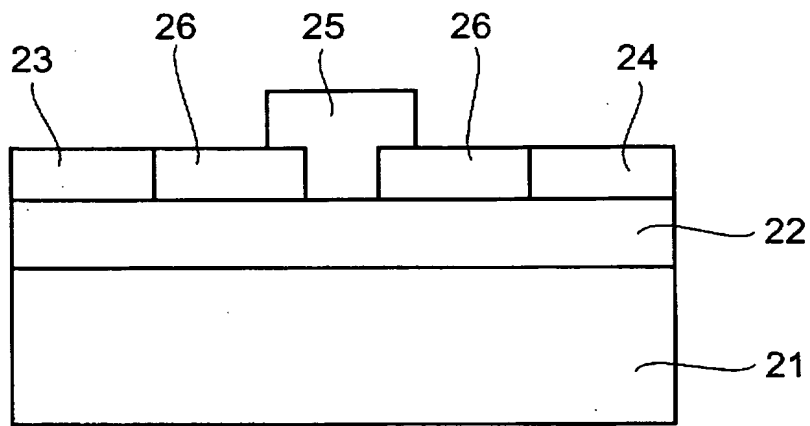
2 2 ・ ・ n ー 型 G a A s 活 性 層
2 3 ・ ・ ソース電極
2 4 ・ ・ ドレイン電極
2 5 ・ ・ ゲート電極
2 6 ・ ・ 表面保護膜
2 6 - 1 ・ ・ 第一窒化ホウ素炭素膜
2 6 - 2 ・ ・ 第二窒化ホウ素炭素膜
3 1 ・ ・ n - G a A s 基 板
3 2 ・ ・ n 型 G a A s コレクタ層
3 3 ・ ・ p 型 G a A s ベース層
3 4 ・ ・ n 型 A l G a A s エミッタ層
3 5 ・ ・ n 型 G a A s コンタクト層
3 6 ・ ・ エミッタ電極
3 7 ・ ・ ベース電極
3 8 ・ ・ コレクタ電極
3 9 ・ ・ 表面保護膜
3 9 - 0 ・ ・ 半 導 体
3 9 - 1 ・ ・ 第一窒化ホウ素炭素膜
3 9 - 2 ・ ・ 第二窒化ホウ素炭素膜

【書類名】 図面

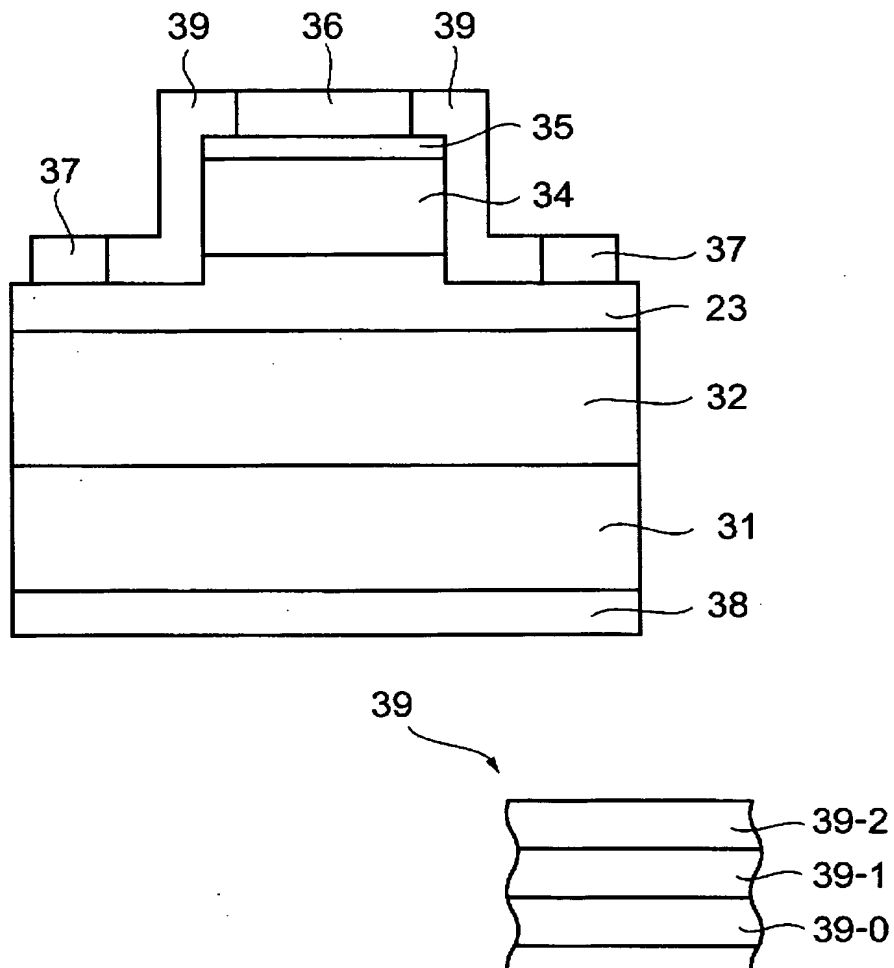
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 表面保護および表面不活性化を実現できた、高周波特性の向上が可能となる成膜方法およびその技術を用いて作製した高性能半導体装置並びに半導体装置を含む通信システムの電子装置を提供することを目的とする。

【解決手段】 ホウ素、炭素、窒素を主成分とし、イオウが添加された被膜が表面保護膜として表面の少なくとも一部に被着されたことを特徴とする半導体装置

【選択図】 図 1

職権訂正履歴（職権訂正）

特許出願の番号	特願 2003-052050
受付番号	50300323499
書類名	特許願
担当官	藤居 建次 1409
作成日	平成 15 年 2 月 28 日

<訂正内容 1>

訂正ドキュメント

明細書

訂正原因

職権による訂正

訂正メモ

【特許請求の範囲】の【請求項 15】を訂正します。

訂正前内容

素膜を形成することを特徴とする半導体装置の製造方法。 【請求項 15】
窒化ホウ素のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜

訂正後内容

素膜を形成することを特徴とする半導体装置の製造方法。

【請求項 15】

窒化ホウ素のレーザアブレーションに対向して被成膜基板を配置し、前記被成膜

次頁無

特願 2 0 0 3 - 0 5 2 0 5 0

出 願 人 履 歴 情 報

識別番号 [5 9 1 2 7 7 3 8 2]

1. 変更年月日 1 9 9 1 年 1 1 月 1 6 日
[変更理由] 新規登録
住 所 東京都中央区日本橋室町 4 丁目 2 番 1 6 号
氏 名 株式会社渡邊商行

2. 変更年月日 2 0 0 4 年 2 月 1 3 日
[変更理由] 名称変更
住 所 東京都中央区日本橋室町 4 丁目 2 番 1 6 号
氏 名 株式会社渡辺商行

特願 2 0 0 3 - 0 5 2 0 5 0

出 願 人 履 歴 情 報

識別番号

[5 9 6 0 0 7 1 4 2]

1. 変更年月日

1 9 9 6 年 1 月 1 8 日

[変更理由]

新規登録

住 所

大阪府豊中市上新田 3 - 4 - 1 - 3 2 2

氏 名

杉野 隆